

VLSI 2026 Review

고려대학교 전기및전자공학부 박사과정 안재웅

Session 19 Bio-Sensing and Molecular Interfaces

이번 2026 VLSI의 Session 19에서는 총 5편의 논문이 발표되었다. 이 중 #19-1은 300-channel photometry neural probe에 adaptive-noise $\Delta\Sigma$ modulator를 적용하여 입력 신호가 작아질수록 noise floor가 감소하도록 하였으며, 16.8 fA/ $\sqrt{\text{Hz}}$ 의 noise와 88.7 dB의 dynamic range를 달성하였다. #19-3은 FSCV 기반 neurotransmitter sensing에서 반복적으로 발생하는 non-faradaic current를 template으로 추적하는 dynamic track-and-zoom IADC를 제안하여, sensor drift에 대응하면서 83.5 dB의 dynamic range와 73.8 pA_{RMS}의 noise floor를 달성하였다. 마지막으로 #19-5는 time-gated fluorescence와 pseudo-differential sensing을 이용한 filter-free CMOS biochip으로, 9.9 fA의 minimum detection limit과 129 dB의 dynamic range, 133 dB 이상의 background suppression을 달성하고 실제 PCR 및 DNA melt-curve 분석까지 검증하였다.

#19-1 논문은 뇌 신경 활동에 따른 형광 신호를 고해상도로 측정하기 위한 300-channel photometry neural probe에 관한 내용이다. 기존의 fiber photometry는 광섬유와 외부 photodetector를 이용하기 때문에 여러 세포 영역을 동시에 세밀하게 측정하기 어렵고, 공간 해상도에도 한계가 있다. 이를 개선하기 위해 CMOS 기반 optical neural interface가 연구되고 있지만, SPAD 기반 구조는 15 V 이상의 높은 bias voltage와 비교적 큰 전력 소모가 필요하다. 본 논문에서는 이러한 문제를 해결하기 위해 photodiode (PD)와 저잡음 readout circuit을 probe shank 내부에 직접 집적한 300-channel photometry neural probe를 제안하였다.

제안된 probe는 shank를 따라 300개의 photometry channel을 배치하고, 각 channel마다 PD와 in-pixel readout을 함께 구성하였다. 기존 centralized readout 구조에서는 sub-nA 수준의 작은 photodiode current를 긴 analog line을 통해 전달해야 하기 때문에 noise에 취약하지만, 본 논문은 PD 바로 옆에서 신호를 변환함으로써 이러한 문제를 줄였다. 다만 좁은 probe shank에 수백 개 channel을 배치해야 하기 때문에 각 readout의 면적과 전력을 최소화하면서도 낮은 noise를 확보해야 하며, 이를 위해 adaptive-noise $\Delta\Sigma$ modulator 구조를 사용하였다.

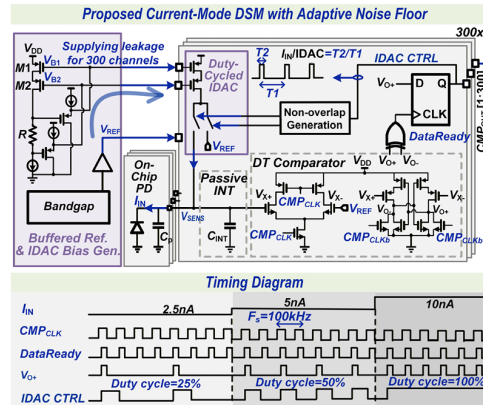
기존 current-mode $\Delta\Sigma$ modulator는 noise shaping을 통해 낮은 noise를 구현할 수 있지

만, active integrator의 면적이 크고 complementary current DAC에서 입력 크기와 관계없이 지속적으로 noise가 발생한다. 이에 본 논문에서는 입력 photocurrent의 polarity가 정해져 있다는 점을 이용하여 unipolar P-side IDAC과 passive integrator를 사용하였다. 특히 IDAC을 항상 동작시키는 것이 아니라 입력 신호에 비례하는 duty cycle로 동작시키기 때문에, 입력 photocurrent가 작아질수록 IDAC이 켜져 있는 시간이 감소하고 이에 따라 noise contribution도 함께 줄어든다. 결과적으로 낮은 입력 신호에서 noise floor가 자동으로 감소하며, 기존 구조와 비교해 약 12 dB의 noise reduction을 추가적인 power나 area overhead 없이 얻을 수 있다.

또한 각 channel은 1-bit $\Delta\Sigma$ output을 생성하며, shift-register 기반 serializer를 이용하여 300개 channel의 데이터를 단 두 개의 wire로 전송한다. 이를 통해 제한된 shank 내부의 routing area를 줄이고 bias와 power distribution을 위한 공간을 확보하였다. 각 channel의 photodiode parasitic capacitance와 top-metal MIM capacitor를 함께 이용해 passive integrator를 구성하고, IDAC과 dynamic comparator는 그 아래에 배치하여 면적을 최소화하였다. 또한 IDAC bias는 probe base에서 생성하여 모든 channel이 공유하도록 구성해, channel별로 별도의 current routing을 사용하는 것을 피하였다.

제안된 neural probe는 130-nm CMOS 공정으로 제작되었으며, 각 channel은 25 μm pitch와 0.0015 mm²의 면적을 갖고 약 70 nW/channel의 낮은 전력을 소모한다. 측정 결과 입력 신호가 감소함에 따라 실제 noise floor도 함께 낮아지는 adaptive-noise 특성이 확인되었으며, 전체 시스템에서 88.7 dB의 dynamic range와 76.5 dB의 peak SNR을 달성하였다. Dark condition에서 측정한 3개 representative channel의 평균 input-referred noise density는 16.8 fA/ $\sqrt{\text{Hz}}$ 로 나타났다. 특히 adaptive-noise 특성으로 인해 signal power가 6 dB 감소할 때 in-band noise가 약 3 dB 감소하여 넓은 입력 범위에서 sensitivity를 확보하였다.

마지막으로 실제 fluorescence sensing 가능성을 확인하기 위해 fluorescent bead를 probe의 일부 channel 위에 선택적으로 배치하고 470 nm light를 조사하였다. 그 결과 bead가 존재하는 위치의 channel에서만 명확한 fluorescence peak가 측정되어, 제안한 probe가 probe shank 위치에 따른 형광 신호를 공간적으로 구분하여 측정할 수 있음을 검증하였다. 이를 통해 높은 channel density와 낮은 noise 및 power를 동시에 확보한 photometry neural probe의 가능성을 보여주었다.



[그림 1] #19-1에서 제안된 in-pixel current-mode readout과 timing diagram

#19-3 논문은 뇌에서 dopamine과 같은 neurotransmitter를 측정하기 위한 high-dynamic-range sensor interface에 관한 내용이다. Neurotransmitter 측정에는 fast-scan cyclic voltammetry (FSCV)가 널리 사용되는데, 약 1.7 Vpp의 빠른 scan waveform을 electrode에 인가하면 측정하고자 하는 faradaic current는 nA 수준으로 매우 작은 반면, electrode capacitance에 의해 최대 1 μ A 수준의 non-faradaic (NF) current가 함께 발생한다. 따라서 작은 neurotransmitter 신호를 큰 background current 속에서 구분하기 위해 80 dB 이상의 dynamic range와 낮은 noise floor가 요구된다. 기존 방식들은 NF current를 ADC 앞에서 제거하기 위해 DC 또는 DAC 기반 subtraction을 사용하거나 추가 electrode를 이용하지만, subtraction circuit의 non-ideality로 SNR이 저하되거나 sensor drift에 따라 주기적인 recalibration이 필요하고, 추가 electrode로 인해 implantation complexity가 증가하는 문제가 있다.

이를 해결하기 위해 본 논문에서는 dynamic template-tracking direct-digitization incremental ADC (IADC)를 제안하였다. FSCV에서 큰 비중을 차지하는 NF current가 scan마다 거의 반복되는 quasi-repetitive 특성을 갖는다는 점을 이용하여, 처음에는 NF signal의 대략적인 형태를 template으로 저장하고 이후 ADC가 해당 template 주변의 작은 신호만 고해상도로 측정하도록 한다. 이를 통해 별도의 analog current subtraction 없이도 large background signal과 small faradaic signal을 동시에 처리할 수 있으며, electrode current를 ADC로 직접 전달하여 중간 analog stage에서 추가되는 noise도 줄였다.

제안된 ADC는 template acquisition (TA)과 dynamic track-and-zoom (DTZ)의 두 가지 mode로 동작한다. 시스템 시작 시 TA mode에서는 ADC의 input range를 넓히고 resolution을 낮춰 NF current의 coarse template을 획득하며, FSCV 한 scan에 해당하는 84개 sample을 5-bit로 저장한다. 이후 DTZ mode에서는 저장된 template이 예측하는 범위로 ADC conversion range를 좁혀 작은 faradaic current를 높은 resolution으로 측정한다.

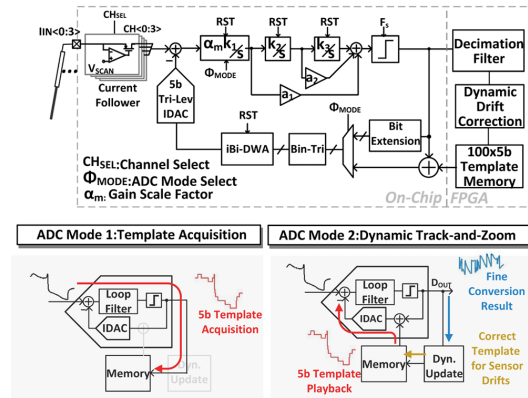
즉, 전체 μA 범위를 항상 높은 resolution으로 변환하는 대신 이미 알고 있는 반복 background 주변만 zoom-in하여 변환함으로써 높은 DR을 확보하는 방식이다.

또한 electrochemical sensor의 특성상 시간이 지나면서 NF current의 형태가 변하는 sensor drift가 발생할 수 있는데, 고정된 template을 사용하면 실제 signal이 ADC conversion range를 벗어날 수 있다. 본 논문에서는 DTZ mode에서 얻어진 fine conversion 결과가 upper/lower threshold를 벗어나는지를 판단하고, 이에 따라 해당 template 값을 증가 또는 감소시키는 dynamic drift correction을 적용하였다. 따라서 기존 방식처럼 측정을 중단하고 주기적으로 recalibration을 수행하지 않아도 지속적으로 template을 실제 sensor 상태에 맞게 업데이트할 수 있다.

회로적으로는 high-side-regulated current follower를 사용하여 1.7 Vpp의 FSCV scan waveform을 electrode에 인가하는 동시에 sensor current를 ADC 입력으로 직접 전달한다. Current follower는 3.3 V에서 동작하며 ADC의 1.5 V input range로 신호를 level shift 하여 별도의 current mirror나 추가 level-shifting reference를 사용하지 않도록 구성하였다. ADC는 3rd-order CIFF incremental $\Delta\Sigma$ 구조를 사용하며, template acquisition과 fine conversion에서 동일한 analog hardware를 재사용하여 두 동작 사이의 mismatch를 줄였다. 또한 tri-level current DAC과 incremental bidirectional data-weighted averaging (iBi-DWA)을 적용하여 DAC noise와 mismatch 영향을 줄였으며, FSCV가 주기적으로 짧게 동작한다는 특성을 이용한 power gating으로 약 91%의 전력 절감을 구현하였다.

제안된 sensor interface는 180-nm CMOS 공정으로 제작되었으며, on-chip power consumption은 6.7 μW , drift correction과 memory의 추정 소비전력을 포함하면 약 6.9 $\mu\text{W}/\text{channel}$ 이다. Dynamic track-and-zoom을 적용한 측정 결과 83.5 dB의 dynamic range, 73.8 pA_{RMS} 의 noise floor, 70.6 dB의 peak SNR을 달성하였으며, 기존 구조 대비 DR은 22.4 dB, peak SNR은 22.0 dB 향상되었다. 또한 carbon fiber electrode를 사용한 wet-bench 실험에서 sub-100 nM 수준의 dopamine detection이 가능함을 확인하였다.

마지막으로 실제 in-vivo 실험을 통해 회로의 적용 가능성을 검증하였다. 제작된 sensor interface와 carbon fiber electrode를 rat brain에 적용하고 ventral tegmental area (VTA)를 전기적으로 자극한 결과, 약 300 nM의 dopamine response를 측정하였다. 즉 단순한 electrical characterization에 그치지 않고 실제 생체 환경에서도 neurotransmitter 신호를 검출했으며, 추가 electrode 없이 높은 DR을 확보했다는 점이 본 논문의 주요 특징이다.



[그림 2] #19-3에서 제안된 overall system block diagram과 두 ADC mode의 작동 원리

#19-5 논문은 point-of-care (PoC) DNA 검사를 위한 filter-free time-gated fluorescence CMOS biochip에 관한 내용이다. 기존 CMOS fluorescence biochip은 형광 신호보다 훨씬 강한 excitation light와 autofluorescence를 제거하기 위해 optical emission filter와 같은 추가 post-CMOS 공정이 필요한 경우가 많다. 본 논문에서는 이러한 추가 optical filter 없이도 DNA fluorescence를 검출할 수 있도록 time-gated fluorescence (TGF) 기법을 적용한 16×24 CMOS biosensor array를 제안하였으며, chip 내부에 heater와 temperature sensor를 함께 집적하여 PCR과 melt-curve analysis까지 수행할 수 있도록 구성하였다.

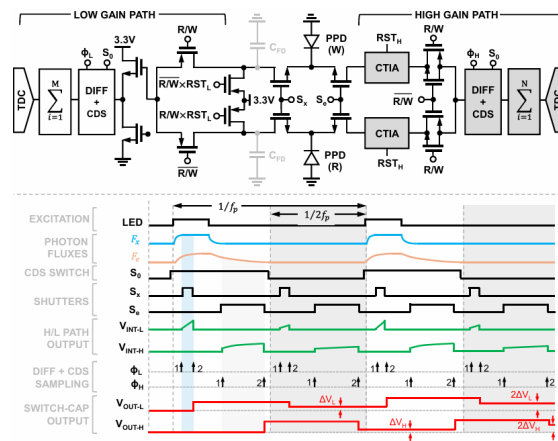
각 pixel은 working (W) photodetector와 reference (R) photodetector로 구성되며, working detector는 실제 fluorescence를 측정하고 reference detector는 optical interference를 측정하여 pseudo-differential 방식으로 두 신호를 비교한다. Excitation LED가 꺼진 이후 약 10~100 μ s의 delay를 두고 fluorescence decay만 integration하는 time-gating을 적용하여 excitation light의 영향을 줄이며, bright/dark sample을 correlated double sampling (CDS) 하여 dark current와 offset 성분도 제거한다. 또한 fluorescence와 excitation signal 사이의 큰 dynamic range를 처리하기 위해 high-gain과 low-gain readout path를 별도로 구성하였다.

High-gain path에서는 pinned photodiode (PPD)와 CTIA를 이용하여 작은 fluorescence photocurrent를 측정한다. CTIA에는 low-leakage reset switch와 feedback level shifter를 적용하였으며, 이후 switched-capacitor integrator에서 bright와 dark 신호를 CDS 방식으로 차분하고 여러 cycle 동안 누적하여 SNR을 높인다. 최종 신호는 20-bit TDC를 이용하여 digital value로 변환된다.

제안된 biochip은 0.18- μ m CIS 공정으로 제작되었으며, high-gain path에서 9.9 fA의 minimum detection limit과 두 gain path를 이용한 129 dB dynamic range를 달성하였다. In-pixel CDS를 통해 offset을 49 dB 감소시키고 LED variation correction으로 spatial

nonuniformity를 37%에서 5.2% 이하로 감소시켰으며, pseudo-differential sensing과 time-gating을 함께 적용하여 excitation 및 autofluorescence background를 133 dB 이상 억제하였다. 또한 integrated heater를 이용해 18 °C/s 이상의 heating/cooling rate를 달성하여 빠른 PCR thermal cycling이 가능함을 확인하였다.

마지막으로 europium-chelate fluorescence label과 DNA probe를 chip 표면에 적용하여 실제 PCR 및 melt-curve 실험을 수행하였으며, 서로 다른 target concentration에서 target DNA의 존재 여부를 구분할 수 있음을 확인하였다. 이를 통해 제안된 biochip은 optical filter와 복잡한 post-CMOS processing을 최소화하면서 fluorescence sensing, PCR thermal cycling, DNA melt-curve analysis를 하나의 CMOS platform에서 수행할 수 있음을 보여주었다.



[그림 3] #19-5에서 제안된 functional block diagram과 timing diagram

저자정보



안재웅 박사과정 대학원생

- 소속 : 고려대학교
- 연구분야 : 디스플레이 드라이버 / 터치 센서 / PMIC
- 이메일 : ajw1104@korea.ac.kr
- 홈페이지 : <https://sites.google.com/site/kubasiclab/home>